

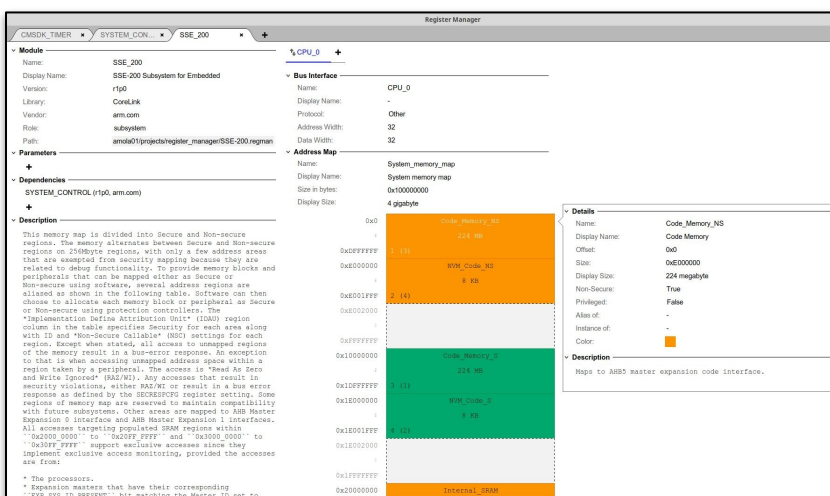
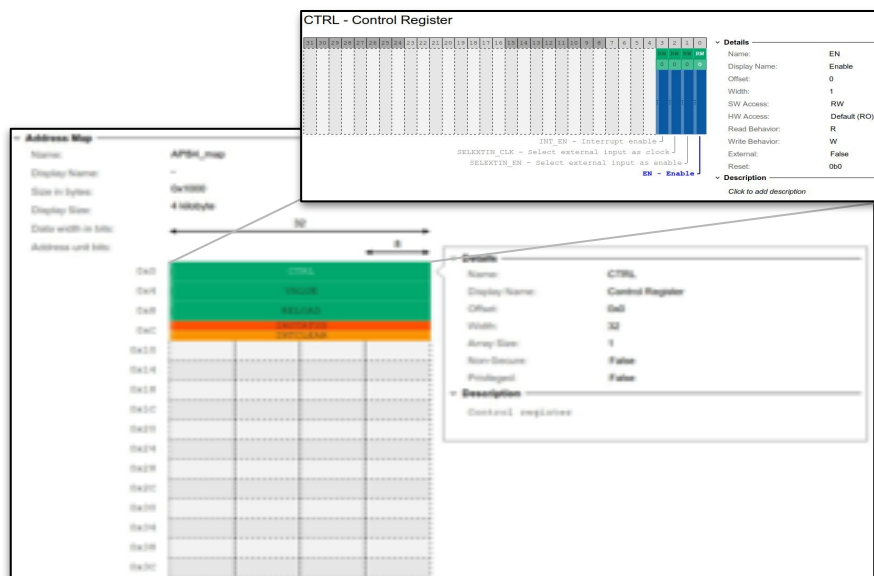
Register Manager

Register Manager とは何か？

Register ManagerはIPの**レジスタ**とビットフィールド情報をキャプチャします

ペリフェラルレベルからサブシステムを経てシステムレベルまでの**メモリマップ**をキャプチャします

RTL、検証コード、SW、ドキュメンテーション、インターオペラビリティを目的としたフォーマットを生成します



誰のためのツールか？

システム・アーキテクト - トップダウンの手法で高いレベルの設計をキャプチャできます

IPチーム - 開発プロセス全体を通じて、そのまま活用が可能なVerilogとUVMを自動生成しメンテナンスすることができます

システム・インテグレータ - さまざまな提供元からのIPを1つのプラットフォームにまとめることができます

利点

リッチで直感的な **GUI** により、HW/SW インタフェースを視覚化できます

パワーユーザは**シェルモード**でツールを使用することができます

完全にスクリプト化可能なコマンド ファイルは、自動化されたフローに完全に適合します

軽量かつ高性能 - 10,000 ビットフィールドを持つシステムの Verilog、UVM、Cヘッダー、HTML を数秒でキャプチャ、チェック、生成できます

IoT 市場向けのAMBAベースシステムでは Armの **v8-M機能**をそのまま使うことができます

```
1 $ ./register_manager ../../tests/system_tests/020_big_module_performance.cf
2 Capturing 10000 bitfields (1000 registers with 10 bitfield each).
3 Data capture: 2.2391602993011475
4 Verilog generation: 0.6994833946228027
5 UVM generation: 0.18996691703796387
6 HTML generation: 0.5916666984558105
7 C header generation: 0.0764164924621582
8 Module save: 0.2351384162902832
9 Module load: 0.08408188819885254
10 Total: 4.116287708282471
11 $
```

