

**UNIDADE DE CONTROLE – (ARQUITETURA DA UNIDADE DE CONTROLE)**

A Unidade de controle é responsável pela busca da instrução e a geração dos sinais de controle do bloco operacional de dados conhecido como fluxo de dados. São dois ciclos que a U.C. executa, a saber:

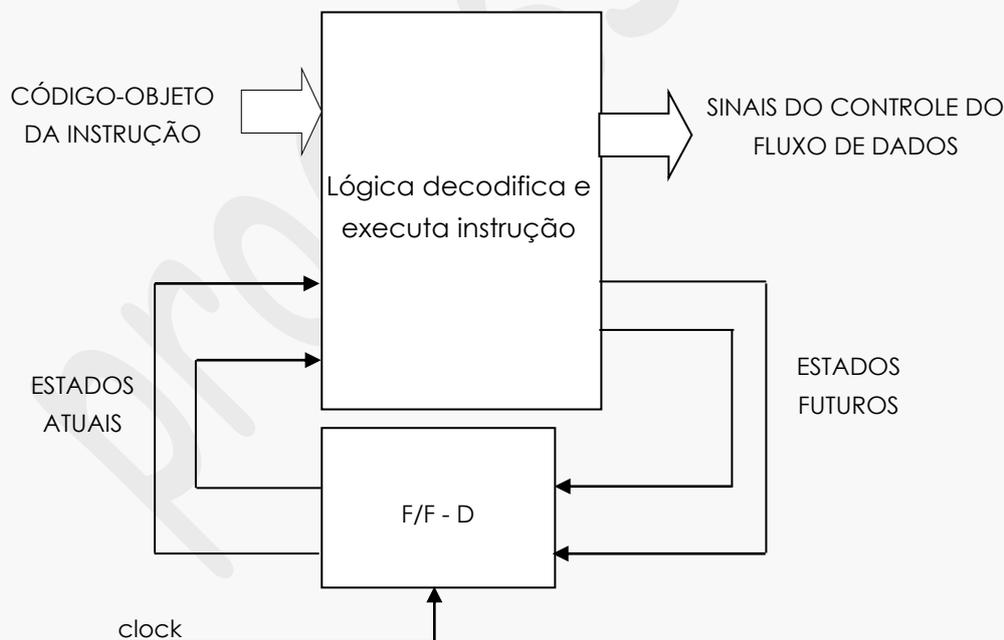
- 1) Ciclo de Busca;
- 2) Ciclo de Execução.

**1.a) CICLO DE BUSCA** – O ciclo de busca de uma instrução alocada na memória externa é realizado através do registrador contador de instruções denominado de PC. O conteúdo do PC é o endereço da instrução. O ciclo de busca é dividido em 02 microoperações, a saber:

- 1) O PC endereça a instrução na memória **Drive do endereço = (PC)**
- 2) O PC é incrementado para a próxima busca **PC = PC + 1** e a instrução é carregada no registrador de instrução **RI = [PC ]" Instrução"**.

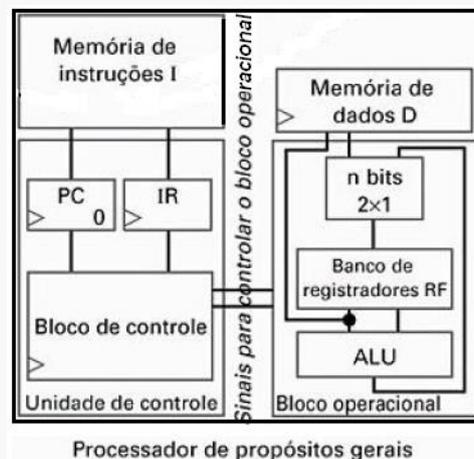
**1.b) CICLO DE EXECUÇÃO** – O ciclo de execução da instrução, segue arquitetura RISC (Reduzido , onde cada execução é realizada por uma única microoperação. Cada instrução se torna desta forma uma microoperação.

As microoperações das instruções são **armazenadas** em uma tabela de dados e opera como uma máquina de estados, cuja entrada externa é identificada pelo código objeto da instrução, o estado atual da máquina e gera o estado futuro e as saídas que são os sinais necessários para o fluxo de dados realizar a execução da instrução em andamento. O diagrama de blocos a seguir mostra um esquema de representação por máquina de estados da unidade de controle.



Arquitetura em bloco da unidade de controle e fluxo de dados.

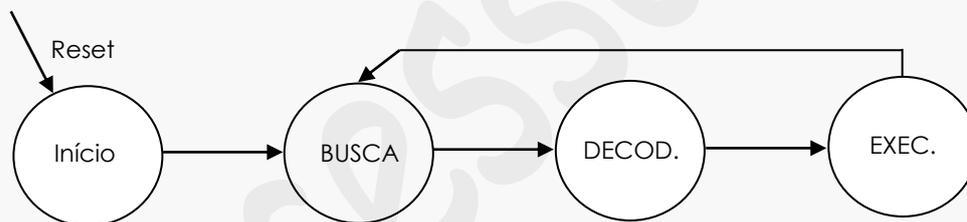
A seguir é apresentada a arquitetura básica da unidade de controle e o fluxo de dados.



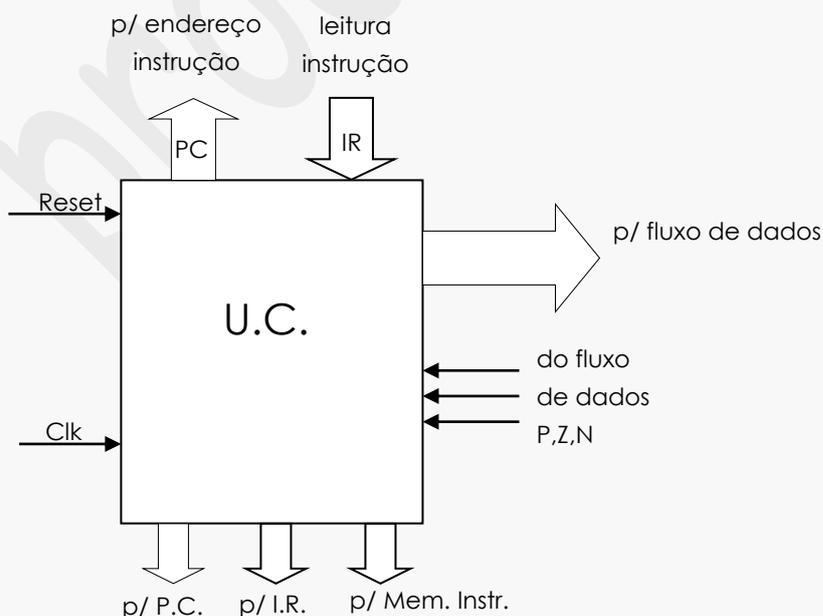
Projeto do processador de uso geral utilizando a arquitetura básica unidade de controle e do fluxo de dados.

Diagrama de estados do controlador.

A seguir é apresentado o diagrama de estados do ciclo de busca da máquina, a qual consiste na busca da instrução, na decodificação da instrução e na execução da instrução.



Projeto da U.C.

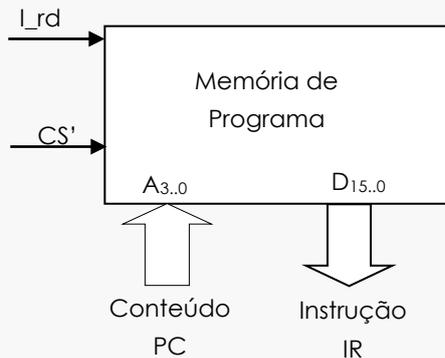


**Sinais recebidos e gerados na U.C.**

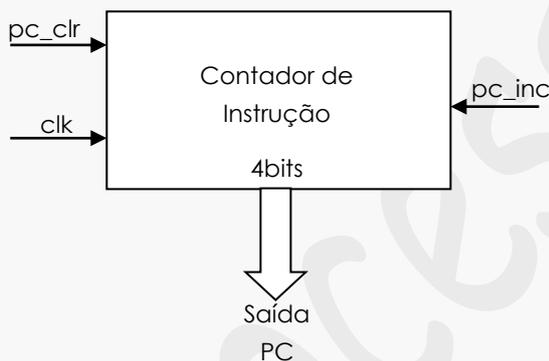
a) Recebidos – P,Z,N, clk, reset, data\_Mem (dados da memória de programa).

b) Gerados – IE1.0, WE, WA1.0, RAE, RAA1.0, RBA1.0, ULA2.0, SH1.0, OE, data PC, data IR, R/W', CS', LD\_PC, LD\_IR.

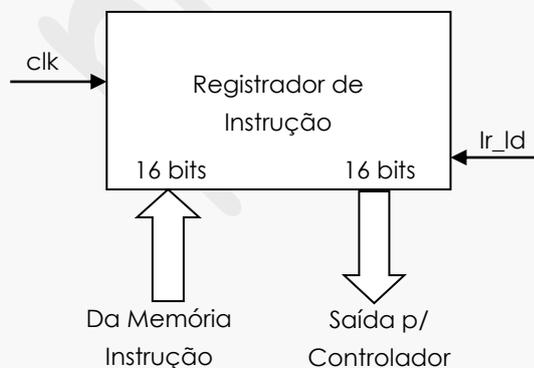
**Memória de instruções** – Uma memória de 16 x 16 do tipo RAM, sendo 4 bits de endereço por 16 bits de conteúdo. O controle da memória é feito por 2 sinais, sendo um de leitura e escrita e o outro de seleção do dispositivo.



**Contador de instrução** – É um dispositivo contador síncrono de 4 bits com clock e reset e carga paralela síncrona.

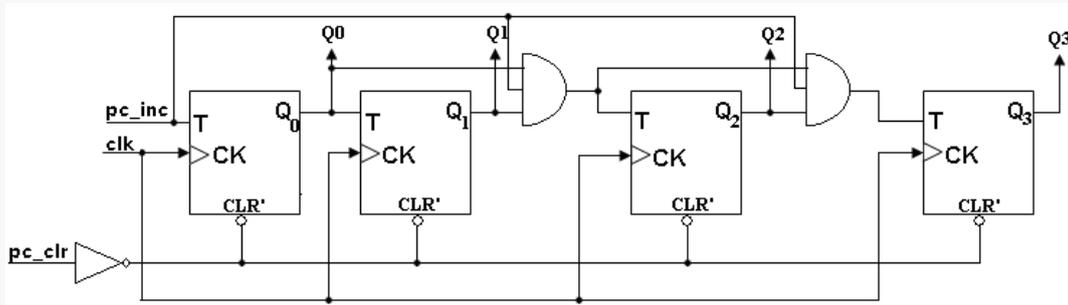


**Registrador de instrução** – É um dispositivo tipo latch com 8 bits com carga paralela o qual recebe uma instrução da memória de instruções para ser decodificada e executada a seguir.

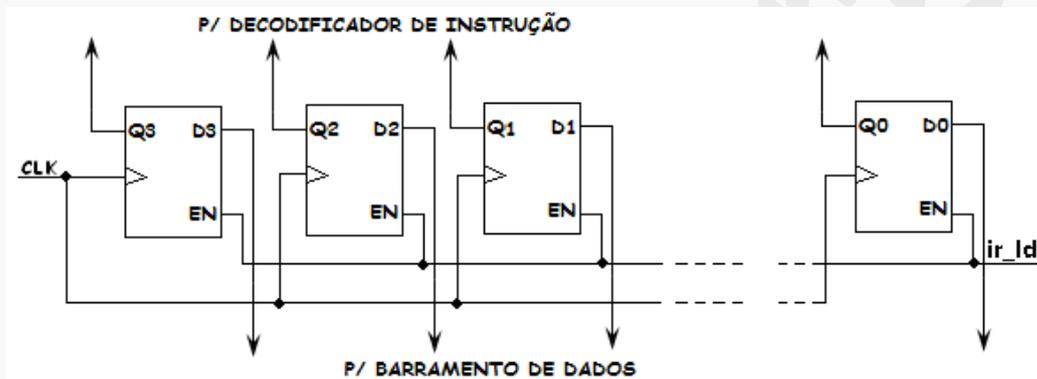


Implementação dos circuitos digitais da unidade de controle.

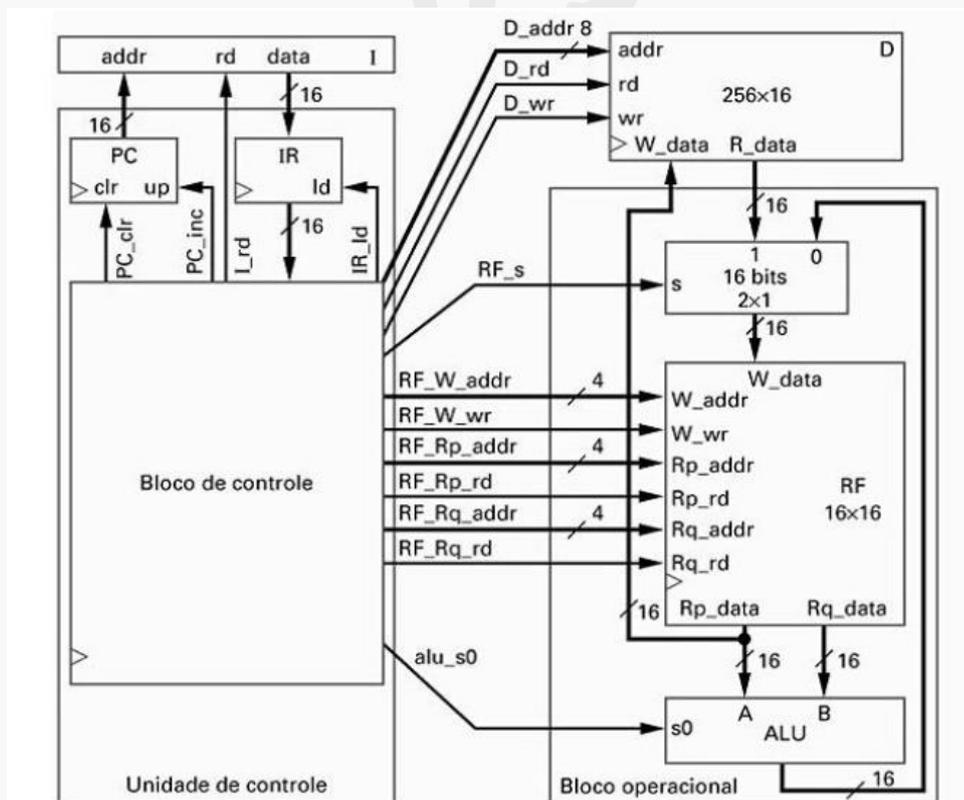
a. Contador de instrução – Contador em de 4 bits com 4 flip-flops do tipo T.



b. Registrador de instrução – Circuito latch de 16 bits de largura.



Bloco operacional e unidade de controle do processador



Bloco operacional refinado e unidade de controle para o processador de três instruções.

Quadro de instruções para o conjunto de 03 instruções. Sendo ra = RF\_waddr, rb = RF\_Rp\_addr, rc = RF\_Rq\_addr e d = data7.0.

item	instrução	pc_clr	pc_inc	ir_ld	i_rd	D_wr	D_rd	RF_s	RF_wr	RF_waddr	RF_Rp_rd	RF_Rp_addr	RF_Rq_rd	RF_Rq_addr	Alu2.0
1	Início														
2	Busca														
3	Decodificação														
4	Carregar														
5	Somar														
6	Armazenar														

**Exercício:** Calcular o número de ciclos de relógio para a execução do programa a seguir o qual realiza a operação:  $D[3] = D[2] + D[1] + D[0]$ .

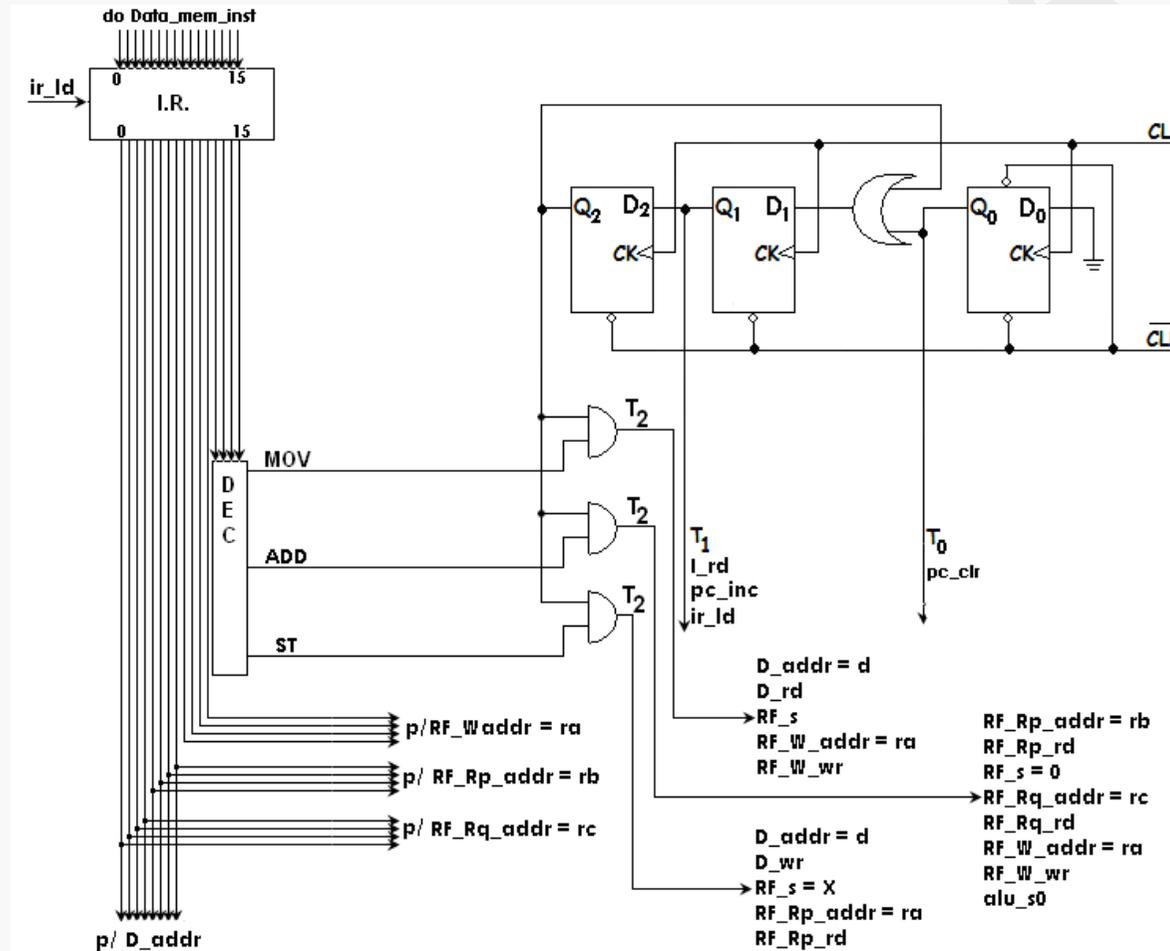
1. Montagem da instrução

instrução	opcode	ra	rb	rc	d	Operação
Carga	0000	0000	0000	0000	0000 0000	RF[0] = D[0]
Carga	0000	0001	0000	0001	0000 0001	RF[1] = D[1]
Carga	0000	0010	0000	0010	0000 0010	RF[2] = D[2]
Soma	0010	0000	0000	0001	0000 0001	RF[0] = RF[0] + RF[1]
Soma	0010	0000	0000	0010	0000 0010	RF[0] = RF[0] + RF[2]
Armazena	0001	000	0000	0011	0000 0011	D[3] = RF[0]

Sinais gerados pela U.C. na execução do programa.

Instrução	Out_D_rd	Out_D_wr	Out_RF_s	Out_RF_w_wr	Out_RF_Rp_rd	RF_Rp_addr	Out_RF_Rq_rd	RF_Rq_addr	RF_w_addr	D_addr	ALU
<b>Carga</b>	1	0	1	1	0	xxxx	0	xxxx	ra	d	000
<b>Soma</b>	0	0	0	1	0	rb	0	rc	ra	d	100
<b>Armazena</b>	0	1	x	0	1	ra	0	xxxx	-	d	000

c. Decodificador de instrução – Abaixo segue o decodificador de instruções com três estados  $T_0$ ,  $T_1$  e  $T_2$  para três instruções Carregar, Somar e Armazenar.



Unidade de Controle bloco de decodificação da instrução.